

طراحی مبدل افزایشدهنده با بازدهی بالا به وسیله الگوریتم بهینه‌سازی ذرات

محمد لطفی نژاد*

دانش آموخته کارشناسی ارشد، دانشگاه تربیت دبیر شهید رجایی، تهران

علی اکبر مطیع بیرجندی

استادیار دانشکده برق، دانشگاه تربیت دبیر شهید رجایی، تهران

داوود فاتح

دانش آموخته کارشناسی ارشد، دانشگاه تربیت دبیر شهید رجایی، تهران

تاریخ پذیرش: ۱۳۹۴/۰۴/۰۱

تاریخ دریافت: ۱۳۹۴/۰۱/۲۰

چکیده

امروزه استفاده از مبدل‌های الکترونیک قدرت کاربرد وسیعی داشته و طراحی هر چه بهتر آنها دغدغه مهندسين برق است. در زمینه‌ی طراحی آنها تلفات یکی از مهم‌ترین موضوعات است. به طوری که روش‌های مختلفی برای کاهش آن ارائه شده است. تلفات در یک مبدل به دو بخش اصلی تلفات هدایتی و کلیدزنی قابل تقسیم است. در این مقاله به بررسی کامل مبدل افزایشدهنده پرداخته شده و همچنین روابط تلفات هدایتی و کلیدزنی المان‌های آن و نهایتاً رابطه بازدهی آن برحسب سایر پارامترهای آن به دست آمده است. سپس با استفاده از الگوریتم تکاملی بهینه‌سازی گروه ذرات (PSO)، مقادیر بهینه سلف، خازن و فرکانس کلیدزنی برای یک مبدل افزایشدهنده به نحوی به دست آمده که بازدهی آن به عنوان تابع هدف به بیشترین مقدار خود برسد. این برنامه به شکلی است که ریپل جریان سلف و ولتاژ خازن آن نیز در حد قابل قبولی تنظیم شده است. در پایان این مقاله، طراحی با استفاده از برنامه‌نویسی در محیط نرم‌افزار MATLAB برای یک مبدل افزایشدهنده نمونه با توان خروجی ۳۰۰ وات انجام گرفته و بازدهی آن به نزدیک ۸۷٪ بهبود داده شده است. این مبدل به‌ازای پارامترهای به دست آمده از برنامه‌نویسی در حالت پیوسته عمل خواهد کرد.

واژه‌های کلیدی

الگوریتم بهینه‌سازی ذرات، بازده، تلفات، مبدل افزایشدهنده و عملکرد پیوسته.

۱. مقدمه

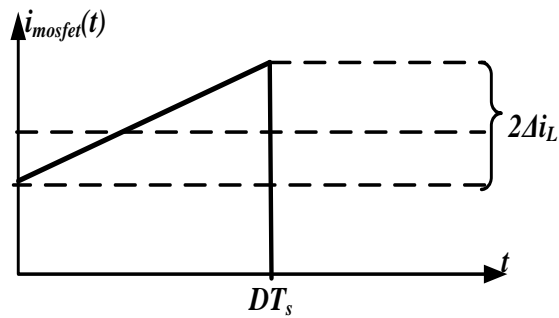
افزاینده تنها مدنظر نبوده است. از جمله روش‌های برنامه‌نویسی مفید که عموماً برای بهینه‌سازی مسایل مختلف استفاده می‌شود می‌توان به الگوریتم‌های تکاملی اشاره نمود. به‌عنوان مثال، (CAO & WU, 1999; Kumaraguru & Fangxing, 2012; Versel et al., 2010) موارد مختلفی از کاربردهای استفاده از برنامه‌نویسی بر پایه الگوریتم ژنتیک را ارائه نموده است (Kumaraguru & Fangxing, 2012) از الگوریتم ژنتیک به‌منظور طراحی بهینه فیلتر یک مبدل افزایشدهنده استفاده نموده است (Versel et al., 2010). با استفاده از الگوریتم ژنتیک، یک مبدل تمام پل را به نحوی طراحی کرده است که حجم آن به کمترین حد و بازدهی به بیشترین مقدار برسد. هر چند این روش در طراحی مبدل‌های ایزوله کارایی نسبتاً خوبی دارد ولی به‌دلیل تفاوت پارامترهای مبدل‌های غیرایزوله نظیر مبدل افزایشدهنده کلاسیک و همچنین متفاوت از مبدل‌های ایزوله، برای طراحی مبدل‌های غیرایزوله کارایی مناسبی نخواهد داشت در صورتی که مبدل‌های ایزوله (مخصوصاً مبدل افزایشدهنده) به‌واسطه حجم کم و سادگی عملکردشان، در برخی کاربردها استفاده بیشتری دارند. برای مثال در سیستم‌های خورشیدی عموماً از مبدل‌های غیرایزوله (به‌خصوص مبدل افزایشدهنده) استفاده می‌گردد و کنترل‌کننده‌های بسیاری به‌منظور دستیابی به نقطه حداکثر توان در آنان طراحی شده است (Yong & Fang, 2011; Yu & Yao, 2012; Ping, 2011).

در این جا، ابتدا روابط مربوط به طراحی و همچنین بازدهی در یک مبدل افزایشدهنده ارائه گردیده، سپس با استفاده از الگوریتم PSO پارامترهای مبدل افزایشدهنده کلاسیک (مقدار سلف، خازن و فرکانس کلیدزنی) در یک نقطه کاری مخصوص، به‌نحوی به‌دست آمده است که بازدهی آن به بیشینه خود برسد. در این روش، ریپل جریان سلف و خازن در حد قابل قبولی قرار می‌گیرد و مبدل نیز در حالت پیوسته عمل می‌کند. این روش برای طراحی یک مبدل افزایشدهنده نمونه با توان خروجی ۳۰۰ وات استفاده و نتایج آن در انتهای مقاله ارائه شده است.

۲. ریپل ولتاژ و ریپل جریان یک مبدل افزایشدهنده کلاسیک

شکل ۱ شمای مداری یک مبدل افزایشدهنده را نمایش می‌دهد.

مبدل‌های افزایشدهنده، در بسیاری از صنایع کاربرد وسیعی دارند. از جمله کاربردهای آن‌ها می‌توان به منابع تغذیه، سیستم‌های هیبرید، سیستم‌های پیل سوختی و خورشیدی اشاره نمود (Zhang et al., 2012). یکی از مسایل مهم در این مبدل‌ها به‌خصوص در کاربردهایی نظیر سیستم‌های خورشیدی و پیل سوختی، بازده پایین آنها است. روش‌های متنوعی به‌منظور افزایش بازدهی آنها ارائه شده است از جمله: اینترلیو کردن، استفاده از مدارات اسنابر و روش‌های کلیدزنی نرم ... (Subsingha & Sarakarn, 2012) به‌منظور دستیابی به بازده بالاتر یک مبدل افزایشدهنده چهار فاز طراحی کرده است. این ساختار، تعداد کلید زیادی دارد و همین امر حجم و پیچیدگی مدار کنترل آن را افزایش می‌دهد (Ching & Chern, 1998) نیز از مدارات اسنابر برای کلیدزنی نرم مبدل افزایشدهنده استفاده نموده است، ولی مدارات اسنابر خود دارای تلفات هستند و در برخی موارد نیز چندان در کلیدزنی نرم مبدل موفق نیستند (Radika, 2013). این در صورتی است که طراحی این مبدل‌ها بسیار پیچیده است و با اضافه شدن المان‌ها و کلیدهای اضافی، طراحی مدار کنترل آن نیز امری زمان‌بر خواهد بود. برخی نیز به‌صورت هم‌زمان از مبدل افزایشدهنده اینترلیو شده به‌همراه مدار کمکی استفاده کرده‌اند و به بازدهی بالاتری دست یافته‌اند (Ramesh & Haribabu, 2012; Jung et al., 2011). اما حجم و هزینه این مبدل‌ها بسیار بالا خواهد بود. از جمله روش‌های دیگر برای افزایش بازده در مبدل‌های DC/DC طراحی مناسب آن‌ها به‌منظور افزایش بازده آنهاست. در (Erickson, 1997, 144) روش‌های کلاسیک طراحی مبدل‌های DC/DC بیان شده که بسیار وقت‌گیر هستند و مساله افزایش بازدهی در آنها مورد توجه قرار نگرفته است. برای برطرف کردن این مشکل می‌توان از روش‌های برنامه‌نویسی کامپیوتری بر پایه ریاضیات برای طراحی مبدل‌ها استفاده کرد. به‌طور مثال، (Leyva et al., 2012) از برنامه‌نویسی هندسی برای طراحی مبدل کاهنده سنکرون به‌نحوی استفاده کرده است که تلفات آن به کمینه خود برسد. هر چند در آن به بازدهی بالایی دست یافته است، ولی از مدل کاملاً خطی برای این مبدل استفاده کرده است، در صورتی که در عمل، المان‌های مبدل کاهنده و سایر مبدل‌ها از روابط غیرخطی پیروی می‌کنند. البته در (Vighetti et al., 2012) روش‌های برنامه‌نویسی دیگری بر پایه ریاضیات به‌منظور طراحی استفاده شده که از مدل‌های غیرخطی برای طراحی آنها استفاده کرده‌اند اما در این روش مساله بازدهی یک مبدل



شکل ۲. شکل موج جریان ماسفت برای یک مبدل افزایشده کلاسیک

مقدار مؤثر جریان آن طبق رابطه ۳ قابل استنتاج است:

$$i_{rmsMOSFET} = \sqrt{\frac{DT_s}{1/T_s} \int_0^{DT_s} \left((I_L - \Delta i_L) + \frac{2\Delta i_L}{DT_s} t \right)^2 dt}$$

$$= \sqrt{D \left(I_L^2 + \frac{\Delta i_L^2}{3} \right)}$$

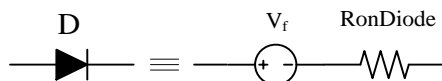
پس تلفات هدایتی ماسفت عبارت است از:

$$P_{onMOSFET} = R_{onMOSFET} (i_{rmsMOSFET})^2$$

$$= R_{onMOSFET} D \left(I_L^2 + \frac{\Delta i_L^2}{3} \right)$$

۳-۱-۲. تلفات هدایتی دیود

مدل یک دیود به صورت شکل ۳ خواهد بود، همان طور که مشاهده می شود تلفات هدایتی آن ناشی از دو بخش منبع ولتاژ و مقاومت داخلی آن است.



شکل ۳. شمای مداری یک دیود

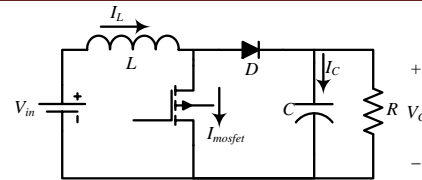
تلفات هدایتی دیود ناشی از مقاومت داخلی آن به صورت زیر به دست می آید:

$$P_{onDIODE} = R_{onDIODE} (i_{rmsDIODE})^2$$

$$= R_{onDIODE} D \left(I_L^2 + \frac{\Delta i_L^2}{3} \right)$$

همچنین تلفات هدایتی دیود ناشی از منبع مطابق رابطه ۶ می باشد.

$$P_{onDIODE} = V_f I_L D'$$



شکل ۱. شمای مداری یک مبدل افزایشده

ریپل ولتاژ خازن و ریپل جریان سلف مبدل افزایشده در رابطه ۱ نشان داده شده است:

$$\Delta i_L = \frac{V_{in}}{2L} DT_s$$

$$\Delta v_C = \frac{V_C}{2C} DT_s$$

یکی از مسایل مهم در طراحی مبدل افزایشده، عملکرد پیوسته و یا غیرپیوسته آن است. با توجه به این که عملکرد مبدل افزایشده کلاسیک در حالت غیرپیوسته منجر به کاهش بازدهی آن می گردد، شرط پیوستگی جریان آن برای دستیابی به حداکثر بازدهی ممکن، لازم است. رابطه ۲ محدودیت مبدل افزایشده برای عملکرد در حالت پیوسته را نشان می دهد.

$$\Delta i_L < I_L \Rightarrow L f_s < \frac{RDD'}{2}$$

۳. روابط تلفات و بازدهی در مبدل افزایشده کلاسیک

تلفات یک مبدل، به سه بخش اصلی تقسیم می گردد، تلفات هدایتی، تلفات کلیدزنی و تلفات حالت خاموش که قابل نظر است. در این قسمت، روابط تلفات هدایتی و کلیدزنی المان های مبدل افزایشده به تفکیک و با استفاده از نرم افزار Mathematica به دست آمده و ارایه شده است.

۳-۱-۱. تلفات هدایتی المان های مبدل افزایشده

تمامی المان های یک مبدل افزایشده، تلفات هدایتی خواهند داشت که در زیر روابط آن ها آورده شده است:

۳-۱-۱-۱. تلفات هدایتی ماسفت

شکل ۲ شکل موج جریان یک ماسفت را نشان می دهد:

۳-۳. روابط تلفات کلی و بازدهی در یک مبدل افزایشده کلاسیک

تلفات کلی یک مبدل افزایشده از مجموع تلفات هدایتی و کلیدزنی مبدل به دست می‌آید. بنابراین تلفات کلی و بازده یک مبدل افزایشده کلاسیک از رابطه ۱۲ به دست می‌آید:

$$P_{LOSS} = P_{onMOSFET} + P_{swMOSFET} + P_{onDIODE} \quad 12$$

$$+ P_{swDIODE} + P_{onINDUCTOR} + P_{onCAPACITOR}$$

$$+ P_{swGATE} \eta = \frac{P_{out}}{P_{out} + P_{LOSS}}$$

که توان خروجی مبدل است و از رابطه ۱۳ قابل محاسبه است:

$$P_{out} = \frac{V_C^2}{R} \quad 13$$

۴. الگوریتم بهینه‌سازی ذرات

الگوریتم‌های تکاملی از جمله بهینه‌سازی ذرات، کاربردهای مختلفی از جمله آموزش شبکه عصبی، بهینه‌سازی توابع ریاضی، کنترل حرکت روبات‌ها، مسیریابی و... دارند. در این میان، الگوریتم بهینه‌سازی ذرات با توجه به سرعت بالا و سادگی آن مورد توجه ویژه‌ای قرار گرفته است. به واسطه پیچیدگی و درهم‌تنیدگی معادلات توان و بازدهی یک مبدل افزایشده، بازدهی مبدل افزایشده به عنوان تابع هدف این الگوریتم در نظر گرفته شده است. در الگوریتم بهینه‌سازی ذرات، ذرات در فضای جست‌وجو جاری می‌شوند. اساس عملکرد جست‌وجو بدین شکل است که هر ذره در سه جهت حرکت خواهد کرد: ۱. بهترین مکانی که خود ذره داشته است. ۲. بهترین ذره‌ای که تاکنون پیدا شده است و ۳. در راستای اینرسی خود ذره. بدین شکل ذرات به سمت نقطه بهینه سوق داده می‌شوند (Eberhart & Kennedy, 1995). بدین وسیله این الگوریتم به منظور افزایش تابع بازدهی به کار گرفته شده است. ذرات در این مقاله، مقادیر سلف، خازن و فرکانس کلیدزنی خواهند بود.

۵. طراحی یک مبدل افزایشده با الگوریتم بهینه‌سازی ذرات

شکل ۴ فلوچارت برنامه‌نویسی مذکور به کمک الگوریتم بهینه‌سازی ذرات را نمایش می‌دهد؛ این فلوچارت، ابتدا با مقداردهی

۳-۱-۳. تلفات هدایتی سلف

تلفات هدایتی سلف در مبدل افزایشده، طبق رابطه ۷ است:

$$P_{onINDUCTOR} = R_{onINDUCTOR} \left(D(I_L^2 + \frac{\Delta i_L^2}{3}) \right) + R_{onINDUCTOR} \left(D'(I_L^2 + \frac{\Delta i_L^2}{3}) \right) \quad 7$$

$$= R_{onINDUCTOR} \left(I_L^2 + \frac{\Delta i_L^2}{3} \right)$$

۴-۱-۳. تلفات هدایتی خازن

برای مدل کردن تلفات هدایتی یک خازن، یک مقاومت کوچک (ESR) به صورت سری با آن در نظر گرفته می‌شود. رابطه ۸ نمایانگر تلفات هدایتی خازن ناشی از این مقاومت می‌باشد.

$$P_{onCAPACITOR} = R_{onCAPACITOR} \left(\sqrt{D'(I_L^2 + \frac{\Delta i_L^2}{3})} - \sqrt{\frac{V_C^2 + \frac{\Delta v_C^2}{3}}{R}} \right) \quad 8$$

۲-۳. تلفات کلیدزنی مبدل افزایشده کلاسیک

تلفات کلیدزنی در یک مبدل افزایشده به سه بخش قابل تقسیم است:

۱-۲-۳. تلفات کلیدزنی ماسفت

تلفات کلیدزنی ماسفت در مبدل افزایشده از رابطه ۹ قابل محاسبه است:

$$P_{swMOSFET} = (V_C I_L T_{on} + V_C I_L T_{off}) f_s \quad 9$$

۲-۲-۳. تلفات کلیدزنی دیود

رابطه ۱۰ تلفات کلیدزنی دیود را نشان می‌دهد:

$$P_{swDIODE} = V_C Q_{rr} f_s \quad 10$$

۳-۲-۳. تلفات کلیدزنی گیت ماسفت

تلفات دیگری که در مبدل افزایشده لحاظ شده، تلفات کلیدزنی گیت ماسفت می‌باشد که مطابق رابطه ۱۱ است.

$$P_{swGATE} = V_{GATE} Q_{gg} f_s \quad 11$$

ولتاژ پالس‌دهی به ماسفت است و معمولاً مقداری برابر با ۵ ولت دارد.

۶. طراحی نمونه یک مبدل افزایشده کلاسیک با استفاده از الگوریتم بهینه‌سازی ذرات
مقادیر اولیه برنامه مطابق جدول ۱ قرار داده شد.

جدول ۱. مقادیر اولیه برای ورودی برنامه به منظور بهینه‌سازی بازده یک مبدل افزایشده نمونه با استفاده از الگوریتم بهینه‌سازی ذرات

$V_{in} = 10$	$D = 0.85$	$R_{onDIODE} = 1, R_{onMOSFET} = 52$
$P_{Out} = 300$	$V_f = 0.9$	$Q_{rr} = 25 \times 10^{-9}$
$R = 15$	$V_{GATE} = 5$	$Q_{gg} = 13 \times 10^{-9}$
$P_{misc} = 3$	$T_{off} = 10^{-8}$	$T_{on} = 10^{-8}$

هم‌چنین مقادیر سلف، خازن و فرکانس کلیدزنی طبق جدول ۲ محدود شده‌اند.

جدول ۲. محدودیت‌های مساله برای اعمال در برنامه‌نویسی

$L_{min} = 0.1$	$C_{min} = 0.1$	$L_{min} = 0.1$
$L_{max} = 600$	$C_{max} = 400$	$f_s min = 5$

قابل توجه است که مقدار مقاومت سلف و خازن پس از محاسبه مقدار اندوکتانس و کاپاسیتانس آنها به صورت زیر محاسبه شده است (Pressman, 2009, 28, 644).

تعداد دور مورد نیاز برای اندوکتانس L هانری طبق رابطه ۱۴ می‌باشد:

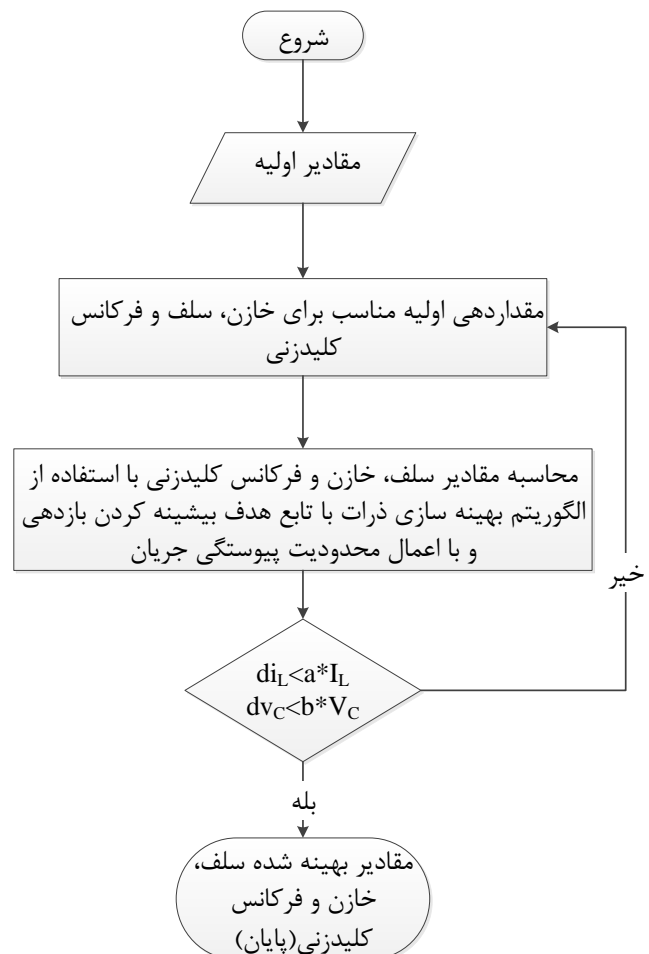
$$N = \sqrt{\frac{L}{A_l}} \quad 14$$

در این رابطه A_l برابر ۴۵ میکروهانری در نظر گرفته شده است. برای محاسبه مقاومت سلف L هانری از رابطه ۱۵ استفاده شده است:

$$R_{onINDUCTR} = N l_n R_l \quad 15$$

همچنین برای محاسبه مقاومت سری خازن از رابطه ۱۶ استفاده گردیده است که مربوط به خازن‌های قدیمی آلومینیوم الکترولیت است

اولیه پارامترهای ولتاژ ورودی، خروجی، سیکل کاری، اطلاعات مربوط به ماسفت و دیود شروع می‌شود. سپس مقادیری در محدوده مناسب، به مقدار سلف، خازن و فرکانس کلیدزنی داده می‌شود. در مرحله بعدی تمامی اطلاعات ورودی به الگوریتم بهینه‌سازی داده می‌شود و الگوریتم با رعایت محدودیت عملکرد CCM و بیشینه کردن بازدهی (با استفاده از روابط بازدهی به دست آمده)، مقادیری برای اندازه سلف، خازن و فرکانس کلیدزنی را در نقطه کار محاسبه خواهد نمود. سپس در صورتی که مقادیر ریپل جریان و ولتاژ مبدل به ازای مقادیر به دست آمده در محدوده مناسب باشد، روند برنامه متوقف و در غیر این صورت مجدداً برنامه با مقادیردهی مجدد در محدوده‌ای متفاوت از محدوده قبلی به سلف، خازن و فرکانس کلیدزنی اجرا می‌گردد. این روند، تا به دست آوردن مقادیر مناسب برای ریپل جریان و ولتاژ در مبدل افزایشده ادامه خواهد داشت. مقادیر a و b می‌توانند طبق نظر طراح در نظر گرفته شوند ولی عموماً این مقادیر بین صفر تا پانزده درصد هستند.



شکل ۴. فلوجارت برنامه‌نویسی برای بهینه‌سازی مبدل افزایشده کلاسیک با استفاده از الگوریتم بهینه‌سازی ذرات

(همان).

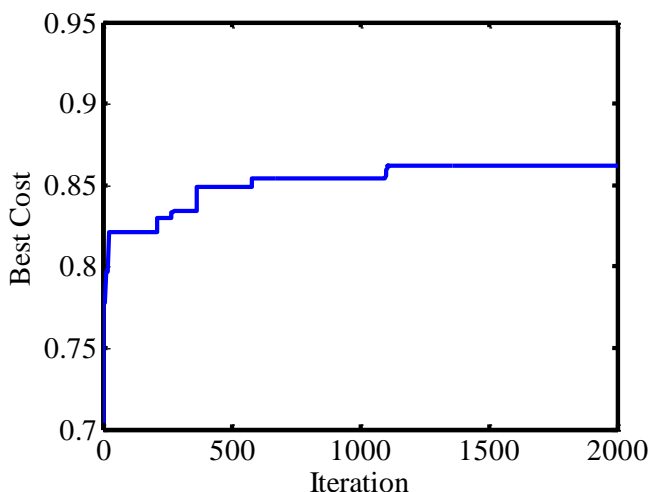
پایه الگوریتم بهینه‌سازی ذرات و به‌منظور طراحی پارامترهای اساسی مبدل افزایش‌دهنده ارایه گردیده است. تابع هدف الگوریتم بهینه‌سازی ذرات، افزایش بازدهی در نظر گرفته شده است. پس از اعمال برنامه‌نویسی برای یک مبدل افزایش‌دهنده نمونه ۳۰۰ واتی با استفاده از فلوچارت پیشنهادی، بازده آن حدود ۸۷٪ حاصل شد که ریپل جریان سلف و ولتاژ خازن آن نیز در حد قابل قبولی (کمتر از ۲۰٪) قرار گرفته است. اندازه ریپل جریان سلف مبدل، عملکرد پیوسته آن را نیز تضمین می‌کند. قابل توجه است که این روش برای سایر مبدل‌های غیرایزوله و ایزوله نیز قابل اعمال است.

$$R_{onCAPACITOR} = \frac{K}{C(P_{out}0.6)} \quad ۱۶$$

در این رابطه K مقداری ثابت دارد و می‌تواند مقادیری بین ۵۰ میکرو تا ۸۰ میکرو اختیار کند. در این برنامه‌نویسی، مقدار ۵۰ میکرو اهم فاراد برای آن در نظر گرفته شده است. همچنین $a=20\%$ و $b=5\%$ در نظر گرفته شده است. برنامه PSO با جمعیت ۲۰ تایی و تعداد تکرار ۲۰۰۰ بار انجام پذیرفت. شکل ۵ چگونگی افزایش بازده و توانایی الگوریتم PSO در بهبود بازده مبدل مذکور را نمایش می‌دهد. مشاهده می‌گردد که بازده نهایی مبدل افزایش‌دهنده، حدود ۸۷٪ ارتقاء یافته است. مقادیر بهینه سلف، خازن و فرکانس کلیدزنی در زیر آمده است:

$$\begin{aligned} L^* &= 10.09 \\ C^* &= 282.21 \\ f_s^* &= 66.2 \end{aligned} \quad ۱۷$$

به‌ازای مقادیر به‌دست آمده، ریپل جریان ۱۹٪ و ریپل ولتاژ ۰/۱۵٪ خواهد بود، همچنین مبدل نیز در حالت پیوسته عمل خواهد کرد.



شکل ۵. میزان افزایش بازدهی (به‌عنوان تابع هدف) برحسب تکرار در الگوریتم بهینه‌سازی ذرات برای مبدل افزایش‌دهنده نمونه

۷. نتیجه‌گیری

این تحقیق در تلاش است روشی برای طراحی مبدل افزایش‌دهنده با بازده بالا ارایه کند. بدین منظور در ابتدا، روابط تلفات و بازدهی مربوط به مبدل افزایش‌دهنده به‌دست آمد. سپس فلوچارتی برای برنامه‌نویسی بر

لیست علائم اختصاری

واحد	توضیح	سمبل
μF	حداقل و حداکثر مقدار خازن خروجی در برنامه	C_{min}, C_{max}
μF	اندازه خازن خروجی	C
μF	مقدار بهینه خازن خروجی حاصل از برنامه	C^*
بدون واحد	سیکل کاری مبدل افزایشده	$D(D'=1-D)$
kHZ	حداقل و حداکثر اندازه فرکانس کلیدزنی در برنامه	f_{smin}, f_{smax}
kHZ	مقدار بهینه فرکانس کلیدزنی حاصل از برنامه	f^*
<i>Amper</i>	متوسط جریان سلف	I_L
μH	حداقل و حداکثر اندازه سلف در برنامه	L_{min}, L_{max}
μH	مقدار سلف	L
μH	مقدار بهینه سلف حاصل از برنامه	L^*
M	طول سیم سلف	l_n
دور	تعداد دور سلف	N
<i>Watt</i>	تلفات هدایتی ماسفت و دیود	$P_{onMOSFET}, P_{onDIODE}$
<i>Watt</i>	تلفات کلیدزنی ماسف اول، دیود و گیت ماسفت	$P_{swMOSFET}, P_{swDIODE}, P_{swGATE}$
<i>Watt</i>	تلفات هدایتی سلف و خازن	$P_{onINDUCTORE}, P_{onCAPACITOR}$
<i>Watt</i>	تلفاتی که در مبدل افزایشده در نظر گرفته نشده است	P_{misc}
<i>Watt</i>	تلفات کلی در مبدل افزایشده	P_{LOSS}
C	ناشی از بازیافت دیود	Q_{rr}
C	ناشی از بازیافت دیود در گیت ماسفت	Q_{gg}
Ω/M	مقاومت هر متر از سیم استفاده شده در سلف	R_l
Ω	مقاومت بار	R
$m\Omega$	مقاومت داخلی ماسفت و دیود	$R_{onMOSFET}, R_{onDIODE}$
$m\Omega$	مقاومت سلف و خازن (به صورت سری با المانها)	$R_{onINDUCTORE}, R_{onCAPACITOR}$
<i>Sec</i>	زمان تغییر حالت ماسفت از خاموش به روشن	T_{on}
<i>Sec</i>	زمان تغییر حالت ماسفت از روشن به خاموش	T_{off}
<i>Volt</i>	ولتاژ ورودی	V_{in}
<i>Volt</i>	ولتاژ خازن خروجی	V_C
<i>Volt</i>	ولتاژ گیت ماسفت	V_{GATE}
<i>Volt</i>	ولتاژ فرورارد دیود	V_f
<i>Joule</i>	انرژی تلف شده از حالت خاموش به روشن در ماسفت	W_{on}
<i>Joule</i>	انرژی تلف شده از حالت روشن به خاموش در ماسفت	W_{off}
بدون واحد	بازده مبدل افزایشده	H
بدون واحد	ریپل جریان سلف	Δi_L
بدون واحد	ریپل ولتاژ خازن	ΔV_C

DC/DC converter devoted to grid-connected photovoltaic systems,” IEEE transactions on power electronics, Vol. 27, No. 4.

13. Versèle, C.; Deblecker, O. & Lobry, J. (2010), **“Multi objective optimal design of a full-bridge DC/DC converter using genetic algorithms.”**

14. Yanga, Y. & Zhao, F.P. (2011), **“Adaptive perturb and observe MPPT technique for grid connected photovoltaic inverters,”** International conference on power electronic and engineering application, Procedia engineering 23, 468 – 473.

15. YongChang, Y. & Chuanan, Y. (2012), **“Implementation of a MPPT controller based on AVR mega16 for photovoltaic systems,”** 2012 International conference on future electrical power and energy systems, energy procedia 17, 241 – 248.

16. Zhang, Z.; Pittini, R.; Andersen, M.A.E. & Thomsena, O.C. (2012), **“A review and design of power electronics converters for fuel cell hybrid system applications,”** Energy procedia 20, 301–310.

1. Cao, Y.J. & Wu, Q.H. (1999), **“Teaching genetic algorithm using MATLAB,”** Int. J. Elect. Engineering, Educ., Vol. 36, pp. 139–153. Manchester, U.P.

2. Erickson, R.W. (May 1997), **“Fundamentals of power electronics,”** 2nd edition, Chapman and Hall, New York.

3. Eberhart, R.C. & Kennedy, J. (1995), **“A new optimizer using particle swarm theory,”** in Proc. 6th IEEE Int. symposium on micro machine and human Science, Nagoya, Japan, pp. 39–43.

4. Jung, D.Y.; Ji, Y.H.; Park, S.H. & Jung, Y.C. & Won, C.Y. (April 2011), **“Interleaved soft-switching boost converter for photovoltaic power-generation system,”** IEEE Transactions on power electronics, Vol. 26, No. 4.

5. Leyva, L.; Ribes-Mallada, U.; Garcés, P. & Reynaud, J.F. (2012), **“Design and optimization of buck and double buck converters by means of geometric programming,”** Mathematics and computers in simulation, 82, 1516–1530.

6. Pressman, A.; Bilings, K. & Morey, T. (2009), **“Switching power supply design,”** 3rd edition, McGraw Hill, New York.

7. Radika, P. (2013), **“A high efficiency DC-DC boost converter with passive regenerative snubber,”** J. Electr. Eng. Technol. Vol. 8, No. 742.

8. Prabakar, K. & Li, F. (2012), **“Application of genetic algorithm for the improved performance of boost converters,”** 8th power plants and power systems control, Vol. 8, Part. 1.

9. Subsingha, W. & Sarakarn, P. (2012), **“4 phase interleaved DC boost converter for PEMFC applications,”** Procedia engineering, Vol. 32, 1127–1134.

10. Ramesh, V. & Haribabu, U. (2012), **“Simulate the implementation of interleaved boost converter with zero voltage transition,”** International journal of engineering research and applications, Vol. 2, Issue 6, pp.1129-1135.

11. Tseng, C.J. & Chen, C.L. (August 1998), **“A passive lossless snubber cell for nonisolated PWM DC/DC converters,”** IEEE transactions on industrial electronics, Vol. 45, No. 4.

12. Vighetti, S.; Ferrieux, J.P. & Lembeye, Y. (April 2012), **“Optimization and design of a cascaded**